

DEVICE AND METHOD FOR TEXTURE MAPPING

Publication number: JP1131976

Publication date: 1989-05-24

Inventor: UEDA TOMOAKI

Applicant: DAIKIN IND LTD

Classification:

- international: G06T15/00; G06T15/00; (IPC1-7): G06F15/72

- European:

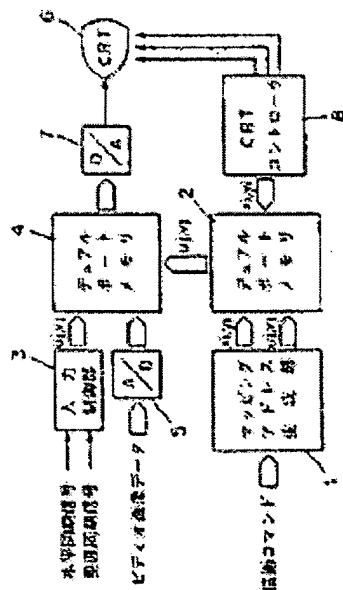
Application number: JP19880196819 19880805

Priority number(s): JP19880196819 19880805; JP19870197131 19870805

[Report a data error here](#)

Abstract of JP1131976

PURPOSE: To perform a texture mapping processing using a moving image as texture in a real time by displaying the image information of a texture data storage means directly based on texture plane coordinate data outputted successively from a texture address storage means. CONSTITUTION: The texture plane coordinate data corresponding to display plane coordinate data is generated in a mapping address generating means 1 setting plotting command data as input, and it is stored in a mapping address storage means 2. Next, a storage address is designated by supplying the texture plane coordinate data to the texture data storage means 4 by an input control means 3, and the image information is stored. And the display plane coordinate data is supplied to the mapping address storage means 2 by a display control means 8 corresponding to an address at the display part of a display means 6, and corresponding image information is supplied to the display means by supplying a corresponding mapping address to the texture data storage means 4. In such a way, it is possible to display a graphic on which the texture mapping processing is applied.



Data supplied from the **esp@cenet** database - Worldwide

⑪ 公開特許公報 (A)

平1-131976

⑤Int.Cl.¹
G 06 F 15/72識別記号
450
厅内整理番号
A-6615-5B

⑥公開 平成1年(1989)5月24日

審査請求 未請求 請求項の数 11 (全16頁)

⑦発明の名称 テクスチャマッピング装置およびその方法

⑧特願 昭63-196819
⑨出願 昭63(1988)8月5日
⑩優先権主張 ⑪昭62(1987)8月5日 ⑫日本(JP) ⑬特願 昭62-197131

⑭発明者 上田 智章 滋賀県草津市岡本町字大谷1000番地の2 ダイキン工業株式会社滋賀製作所内

⑮出願人 ダイキン工業株式会社 大阪府大阪市北区中崎西2丁目4番12号 梅田センタービル

⑯代理人 弁理士 津川 友士

明細書

1. 発明の名称

テクスチャマッピング装置およびその方法

2. 特許請求の範囲

1. 投影するための画素情報を格納するテクスチャデータ格納手段と、テクスチャデータ格納手段に対してテクスチャ平面座標データを供給することにより画素情報の格納アドレスを指定する入力制御手段と、テクスチャデータ格納手段から読み出された画素情報を入力とする表示手段と、描画指令データを入力としてディスプレイ平面座標データに対応するテクスチャ平面座標データを生成するマッピングアドレス生成手段と、ディスプレイ平面座標データに対応して生成されたテクスチャ平面座標データを格納するとともに、指定されたディスプレイ平面座標データに対応するマッピングアドレスを画素情報読み出しアドレスとしてテクスチャ

データ格納手段に供給するマッピングアドレス格納手段と、表示手段の表示箇所アドレスに対応してディスプレイ平面座標データをマッピングアドレス格納手段に供給する表示制御手段とを具備することを特徴とするテクスチャマッピング装置。

2. テクスチャデータ格納手段が、マッピングされる画素情報を格納する領域と予め設定されている複数の色情報を格納している領域とを有している上記特許請求の範囲第1項記載のテクスチャマッピング装置。

3. テクスチャデータ格納手段が、画素情報の書き込みがスキャンライン単位でシーケンシャルに行なわれるとともに、画素情報の読み出しがマッピングアドレス格納手段から供給されるマッピングアドレスに基いてランダムに行なわれるものである上記特許請求の範囲第1項記載のテク

スチャマッピング装置。

4. テクスチャデータ格納手段が、デュアルポートメモリ、或はダブルバッファである上記特許請求の範囲第2項記載のテクスチャマッピング装置。
5. マッピングアドレス格納手段が、ディスプレイ平面座標データに対応して生成されたテクスチャ平面座標データの書込みがランダムに行なわれるとともに、テクスチャ平面座標データの読み出しが表示制御手段から供給されるディスプレイ平面座標データに基いてシーケンシャルに行なわれるものである上記特許請求の範囲第1項記載のテクスチャマッピング装置。
6. マッピングアドレス格納手段が、デュアルポートメモリである上記特許請求の範囲第4項記載のテクスチャマッピング装置。
7. マッピングアドレス生成手段が、ディスプレイ平面座標データに対応する奥行きデータを生成し、奥行きデータに基く隠面処理が施されたテクスチャ平面座標データを生成するものである上記特許請求の範囲第1項記載のテクスチャマッピング装置。
8. 投影するための画素情報が、動画影像に対応する画素情報である上記特許請求の範囲第1項記載のテクスチャマッピング装置。
9. テクスチャデータ格納手段、および入力制御手段が複数対設けられるとともに、マッピングアドレス生成手段が、画素情報を読み出すテクスチャデータ格納手段を選択する選択データをも生成してマッピングアドレス格納手段に格納するものである上記特許請求の範囲第1項記載のテクスチャマッピング装置。
10. マッピングアドレス格納手段から読み出されるマッピングアドレスデータが割当

てられるカラールックアップテーブルが設けられている上記特許請求の範囲第1項記載のテクスチャマッピング装置。

11. 描画コマンドデータに基づいてディスプレイ平面座標データおよび各ディスプレイ平面座標データに対応してテクスチャデータ格納手段から色情報を読み出すためのテクスチャ平面座標データを生成するステップと、マッピングアドレス格納手段の各ディスプレイ平面座標データに基づいて定められるアドレスに該当するテクスチャ平面座標データを格納するステップと、表示用の複数の色情報が予め所定領域に格納されているテクスチャデータ格納手段の残余の領域にビティオ画像データを格納するステップと、マッピングアドレス格納手段から順次テクスチャ平面座標データを読み出し、テクスチャデータ格納手段の該当アドレスから色情報を読み出して可視的に表示するステップ

とを含み、テクスチャデータのみが変化する場合には、変化するテクスチャデータをテクスチャデータ格納手段に格納するステップと、マッピングアドレス格納手段から順次順次テクスチャ平面座標データを読み出し、テクスチャデータ格納手段の該当アドレスから色情報を読み出して可視的に表示するステップとを反復することを特徴とするテクスチャマッピング方法。

3. 発明の詳細な説明

<産業上の利用分野>

この発明はテクスチャ平面の所望の領域の画素情報を、ディスプレイ平面の所望の領域の图形データ上に投影するテクスチャマッピング装置およびその方法に関する。

<従来の技術>

従来から、予め画像入力装置により取込まれた图形データ、或は图形描画装置により描画された图形データ等の所望の領域を、所望の立体图形の

表面に投影することにより、デザイン設計、映像効果の確認等を行なう要求が強く、このような要求を満足させるために、所望の2次元図形を所望の3次元図形上に投影して表示するテクスチャマッピング装置が提供されている。

従来から提供されているテクスチャマッピング装置としては、2次元のテクスチャ原図をスキャンライン方向の線分に分解し、ディスプレイ面においてスキャンライン方向に走査しながら逆透視変換を各画素単位で行なうようにしたもの（「テクスチャマッピングについて(1)」柴本猛 小林誠 講演論文集 (社)情報処理学会 昭和60年9月9日発行）が提供されていた。

<発明が解決しようとする問題点>

上記の構成のものにおいては、1画素単位にマトリクス演算を行なう必要があるため、処理速度が遅くなり、特に、テクスチャ原図としてビデオ映像等の動画像を使用した場合には、画像の変化に追従させてリアルタイムにマッピング処理を行なうことが不可能になってしまい、ひいては、

上させるために、本件発明者は、ディスプレイ平面の多角形、およびテクスチャ平面の多角形の2辺をそれぞれ互に同期させて直線補間し、得られた線分を互に同期させて直線補間し、テクスチャ平面における線分の直線補間データをマッピングメモリに格納し、マッピングメモリから読出したデータをディスプレイ平面に投影することにより、テクスチャ原図のマッピングを行なうようにしたテクスチャマッピング装置を提案し、2,500ポリゴン/秒程度（1ポリゴンは20ドット×20ドットの任意角度傾斜した正方形である）のテクスチャマッピング処理速度を達成した。

しかし、この程度のテクスチャマッピング処理速度では、動画像をリアルタイムでマッピング処理することは到底不可能であり、しかも、テクスチャを貼付ける三次元図形を、回転、拡大、縮小等により変形させることも不可能であり、実際には、静止画を対象とするテクスチャマッピング処理に限定されてしまうことになる。

<発明の目的>

動画像をテクスチャ原図として使用することが不可能になってしまうという問題がある。また、テクスチャ原図を構成する単位多角形と、ディスプレイ面における図形を構成する単位多角形との組合せによっては、正確なマッピングを行なうことができず、ディスプレイ面において表示される図形データの品質が低下してしまうことになるという問題もある。

さらに、ディスプレイ面上の図形を構成する多角形がバタフライ面になっている場合がある。したがって、多角形の3頂点と他の頂点とが同一平面上に存在しているか否かを予め判別することにより、多角形がバタフライ面であるか否かを識別する必要があり、処理速度が一層遅くなってしまうという問題があるのみならず、正確なテクスチャマッピングを行なうことができなくなってしまうという問題がある。

また、テクスチャマッピング処理速度を向上させるとともに、テクスチャマッピング処理が施された図形データを表示する場合における品質を向

この発明は上記の問題点に鑑みてなされたものであり、テクスチャ原図が動画像である場合にも、三次元物体に対するテクスチャ原図のマッピングをリアルタイムで行なうことができるテクスチャマッピング装置およびその方法を提供することを目的としている。

<問題点を解決するための手段>

上記の目的を達成するための、この発明のテクスチャマッピング装置は、テクスチャデータ格納手段と、入力制御手段と、表示手段と、マッピングアドレス生成手段と、マッピングアドレス格納手段と、表示制御手段とを具備するものである。

そして、上記テクスチャデータ格納手段は、投影するための画素情報を格納するものであり、上記入力制御手段は、テクスチャデータ格納手段に対してテクスチャ平面座標データを供給することにより画素情報の格納アドレスを指定するものであり、上記表示手段は、テクスチャデータ格納手段から読出された画素情報を入力として图形を可視的に表示するものであり、上記マッピングアド

レス生成手段は、描画指令データを入力としてディスプレイ平面座標データに対応するテクスチャ平面座標データを生成するものであり、上記マッピングアドレス格納手段は、ディスプレイ平面座標データに対応して生成されたテクスチャ平面座標データを格納するとともに、指定されたディスプレイ平面座標データに対応するマッピングアドレスを画素情報読み出しあдресとしてテクスチャデータ格納手段に供給するものであり、上記表示制御手段は、表示手段の表示箇所アドレスに対応してディスプレイ平面座標データをマッピングアドレス格納手段に供給するものである。

但し、上記テクスチャデータ格納手段としては、マッピングされる画素情報を格納する領域と予め設定されている複数の色情報を格納している領域とを有していることが好ましい。

また、上記テクスチャデータ格納手段としては、画素情報の書き込みがスキャンライン単位でシーケンシャルに行なわれるとともに、画素情報の読み出しがマッピングアドレス格納手段から供給される

マッピングアドレスに基いてランダムに行なわれるものであることが好ましく、具体的には、デュアルポートメモリ、或はダブルバッファであればよい。

また、上記マッピングアドレス格納手段としては、ディスプレイ平面座標データに対応して生成されたテクスチャ平面座標データの書き込みがランダムに行なわれるとともに、テクスチャ平面座標データの読み出しが表示制御手段から供給されるディスプレイ平面座標データに基いてシーケンシャルに行なわれるものであることが好ましく、具体的には、デュアルポートメモリであればよい。

さらに、上記マッピングアドレス生成手段としては、ディスプレイ平面座標データに対応する奥行きデータを生成し、奥行きデータに基く隠面処理が施されたテクスチャ平面座標データを生成するものであることが好ましい。

そして、投影するための画素情報としては、動画影像に対応する画素情報であってもよい。

また、上記テクスチャデータ格納手段、および

入力制御手段が複数対設けられているとともに、マッピングアドレス生成手段が、画素情報を読み出すテクスチャデータ格納手段を選択する選択データをも生成してマッピングアドレス格納手段に格納するものであることが一層好ましい。

さらに、上記マッピングアドレス格納手段から読み出されるマッピングアドレスデータが割当てられるカラールックアップテーブルが設けられていることがより一層好ましい。

上記の目的を達成するための、この発明のテクスチャマッピング方法は、描画コマンドデータに基づいてディスプレイ平面座標データおよび各ディスプレイ平面座標データに対応してテクスチャデータ格納手段から色情報を読み出すためのテクスチャ平面座標データを生成するステップと、マッピングアドレス格納手段の各ディスプレイ平面座標データに基づいて定められるアドレスに該当するテクスチャ平面座標データを格納するステップと、表示用の複数の色情報が予め所定領域に格納されているテクスチャデータ格納手段の残余の領

域にビデオ画像データを格納するステップと、マッピングアドレス格納手段から順次テクスチャ平面座標データを読み出し、テクスチャデータ格納手段の該当アドレスから色情報を読み出して可視的に表示するステップとを含み、テクスチャデータのみが変化する場合には、変化するテクスチャデータをテクスチャデータ格納手段に格納するステップと、マッピングアドレス格納手段から順次順次テクスチャ平面座標データを読み出し、テクスチャデータ格納手段の該当アドレスから色情報を読み出して可視的に表示するステップとを反復する方法である。

<作用>

以上の構成のテクスチャマッピング装置であれば、描画指令データを入力として、マッピングアドレス生成手段において、ディスプレイ平面座標データに対応するテクスチャ平面座標データを生成し、マッピングアドレス格納手段に格納しておく。

この状態において、入力制御手段により、テク

*

スチャデータ格納手段に対してテクスチャ平面座標データを供給して格納アドレスを指定した状態で、テクスチャデータ格納手段に、投影するための画素情報を格納する。

そして、表示手段の表示箇所アドレスに対応して、表示制御手段によりディスプレイ平面座標データをマッピングアドレス格納手段に供給すれば、マッピングアドレス格納手段から対応するマッピングアドレスを読み出して、画素情報を読み出しアドレスとしてテクスチャデータ格納手段に供給するので、テクスチャデータ格納手段から対応する画素情報を読み出して表示手段に供給することにより、テクスチャマッピング処理が施された图形を表示することができる。

さらに詳細に説明すれば、テクスチャアドレス格納手段に対して、マッピング処理が施された图形に対応するアドレスデータを格納しておいて、テクスチャデータ格納手段に格納された投影するための画像情報を読み出すだけでテクスチャマッピング処理が施された图形の表示を行なうことができる。

が施された状態で可視的に表示することができる。

また、上記テクスチャデータ格納手段が、画素情報の書き込みがスキャンライン単位でシーケンシャルに行なわれるとともに、画素情報の読み出しがマッピングアドレス格納手段から供給されるマッピングアドレスに基いてランダムに行なわれるものである場合には、テクスチャデータ格納手段に対する画素情報の書き込み、および読み出しをスムーズに、かつ高速に行なわせることができ、全体としてのテクスチャマッピング処理を高速化することができる。具体的には、テクスチャデータ格納手段が、デュアルポートメモリ、或はダブルバッファであれば、上記と同様の作用を達成することができる。

また、上記マッピングアドレス格納手段が、ディスプレイ平面座標データに対応して生成されたテクスチャ平面座標データの書き込みがランダムに行なわれるとともに、テクスチャ平面座標データの読み出しが表示制御手段から供給されるディスプレイ平面座標データに基いてシーケンシャルに行

き、投影するための画像情報に対しては何ら演算を行なうことなく読み出すだけでよいから、テクスチャマッピング処理を著しく高速化することができる。また、マッピング処理が施される图形に対応するアドレスデータについては、何ら変化を伴なわない場合には、1回だけ演算を施すことにより算出しておけばよく、また、何らかの変化を伴なう場合であっても、投影するための画像情報と比較して変化速度を余り高速化しなくてもよいので、テクスチャマッピング処理の高速化を損なうことはない。

そして、上記テクスチャデータ格納手段が、マッピングされる画素情報を格納する領域と予め設定されている複数の色情報を格納している領域とを有している場合には、マッピングアドレスとして上記区分された領域のアドレスを指定しておくだけでよく、テクスチャがマッピングされる領域のみならず、テクスチャがマッピングされない領域についてもテクスチャデータ格納手段から画素情報、色情報を読み出すことによりマッピング処理

なわれるものである場合には、テクスチャアドレス格納手段に対するテクスチャ平面座標データの書き込み、および読み出しをスムーズに、かつ高速に行なわせることができ、全体としてのテクスチャマッピング処理を高速化することができる。具体的には、テクスチャアドレス格納手段が、デュアルポートメモリであれば、上記と同様の作用を達成することができる。

さらに、上記マッピングアドレス生成手段が、ディスプレイ平面座標データに対応する奥行きデータを生成し、奥行きデータに基く隠面処理が施されたテクスチャ平面座標データを生成するものである場合には、隠面処理が施された状態に対応するテクスチャマッピング処理を行なうことができ、マッピング処理が施される图形が複数存在する場合に何ら不自然さのないテクスチャマッピング処理を達成することができる。

また、上記投影するための画素情報が、動画映像に対応する画素情報である場合には、動画映像の変化に対応させてリアルタイムのテクスチャマ

マッピング処理を行なわせることができる。

さらに、上記テクスチャデータ格納手段、および入力制御手段が複数対設けられるとともに、マッピングアドレス生成手段が、画素情報を読み出すテクスチャデータ格納手段を選択する選択データをも生成してマッピングアドレス格納手段に格納するものである場合には、選択データに基いてテクスチャデータ格納手段を選択することができ、任意の少なくとも1つのテクスチャデータ格納手段に格納されている画素情報に基くテクスチャマッピングを行なうことができる。

さらには、上記マッピングアドレス格納手段から読み出されるマッピングアドレスデータが割当られるカラールックアップテーブルが設けられている場合には、カラーインデックス方式のシェーディング処理を行なわせることができ、例えば、マッピングされる図形の境界にエッジを表示することもできる。

以上のテクスチャマッピング方法であれば、描画コマンドデータに基づいてディスプレイ平面座

標データおよび各ディスプレイ平面座標データに対応してテクスチャデータ格納手段から色情報を読み出すためのテクスチャ平面座標データを生成して、マッピングアドレス格納手段の各ディスプレイ平面座標データに基づいて定められるアドレスに該当するテクスチャ平面座標データを格納しておき、さらに、表示用の複数の色情報が予め所定領域に格納されているテクスチャデータ格納手段の残余の領域にビデオ画像データを格納しておき、その後は、マッピングアドレス格納手段から順次テクスチャ平面座標データを読み出し、テクスチャデータ格納手段の該当アドレスから色情報を読み出すだけで、所望の2次元図形を3次元图形上に投影して表示することができる。

特に、テクスチャデータのみが変化する場合には、変化するテクスチャデータをテクスチャデータ格納手段に格納し、マッピングアドレス格納手段から順次順次テクスチャ平面座標データを読み出し、テクスチャデータ格納手段の該当アドレスから色情報を読み出すだけで、高速に変化する2次元

图形を3次元图形上に投影して表示することができる。

<実施例>

以下、実施例を示す添付図面によって詳細に説明する。

第1図はこの発明のテクスチャマッピング装置の一実施例を示すブロック図であり、ホストプロセッサ(図示せず)からの描画コマンドを入力としてディスプレイ平面座標データ、およびディスプレイ平面座標データに対応するテクスチャ平面座標データを生成するマッピングアドレス生成部(1)と、テクスチャ平面座標データを、ディスプレイ平面座標データに対応させて格納するとともに、ディスプレイ平面座標データに対応するテクスチャ平面座標データを読み出すマッピングアドレス格納用のデュアルポートメモリ(2)と、水平同期信号、および垂直同期信号を入力としてテクスチャ平面座標データを生成する入力制御部(3)と、入力制御部(3)において生成されたテクスチャ平面座標データに対応させて、アナログ-デジタル変換器

(以下、A/D変換器と略称する)(5)によりデジタルデータに変換されたビデオ画像データを格納するとともに、上記デュアルポートメモリ(2)から読み出されたテクスチャ平面座標データを読み出し指定アドレスとして格納データを読み出すマッピングデータ格納用のデュアルポートメモリ(4)と、デュアルポートメモリ(4)から読み出されたデータがデジタル-アナログ変換器(以下、D/A変換器と略称する)(7)によりアナログデータに変換した状態で入力され、テクスチャマッピング処理が施されたデータを可視的に表示するCRT(6)と、CRT(6)に対して供給する同期信号に対応させてディスプレイ平面座標データを生成し、デュアルポートメモリ(2)に読み出し指定アドレスとして供給するCRTコントローラ(8)とから構成されている。

尚、上記A/D変換器(5)については、既にデジタルデータ化されたビデオ画像データが供給されるようにしてある場合には省略することができる。また、上記デュアルポートメモリ(2)は、ランダムアクセスによるデータ書き込みが行なわれる

とともに、シーケンシャルアクセスによるデータ読出しが行なわれるものであり、上記デュアルポートメモリ(4)は、シーケンシャルアクセスによるデータ書き込みが行なわるとともに、ランダムアクセスによるデータ読出しが行なわれるものである。そして、上記デュアルポートメモリ(2)には、テクスチャ平面座標データが格納され、上記デュアルポートメモリ(4)には、ビデオ画像データの各画素に対応する色データが格納される。

以上の構成のテクスチャマッピング装置の動作を第2図を参照しながら詳細に説明する。

ホストプロセッサから描画コマンドデータがマッピングアドレス生成部(1)に供給されることにより、ディスプレイ平面座標データ、および対応するテクスチャ平面座標データが生成され、デュアルポートメモリ(2)に対してランダムアクセスによる書き込みが行なわれる。即ち、ビデオ画像が貼付けられる图形領域（以下、テクスチャ領域と略称する）R1に対応するテクスチャ平面座標データを生成してデュアルポートメモリ(2)に格納する

データ x_{1g}, y_{1g} および緑の画素情報が格納されているテクスチャ平面座標データ u_g, v_g が生成され、上記ディスプレイ平面座標データ x_{1g}, y_{1g} に基づいて定まるデュアルポートメモリ(2)のデータ格納位置にテクスチャ平面座標データ u_g, v_g を格納する（第2図Bおよび第2図Bの要部を拡大して示す第2図C参照）。さらに、上記图形領域R1の各画素に対応してディスプレイ平面座標データ x_{1t}, y_{1t} およびテクスチャを構成する画素情報のテクスチャ平面座標データ u_{1t}, v_{1t} が生成され、上記ディスプレイ平面座標データ x_{1t}, y_{1t} に基づいて定まるデュアルポートメモリ(2)のデータ格納位置にテクスチャ平面座標データ u_{1t}, v_{1t} を格納する（第2図Bおよび第2図Bの要部を拡大して示す第2図C参照）。尚、以上の説明において、ディスプレイ平面座標データは画素毎に全て異なる値であるが、白色領域に対応して格納されるテクスチャ平面座標データ u_v, v_v は全て同一であるとともに、緑色領域に対応して格納されるテクスチャ平面座標データ u_g, v_g も全て

とともに、残余の領域R2に対応するテクスチャ平面座標データをも生成してデュアルポートメモリ(2)に格納することができる。

第2図に基づいて具体的に説明すると、描画コマンドデータにより上記両图形領域R1, R2が指定されているとともに、上記图形領域R2に表示されるべきコップの形状および色彩（例えば白）と背景の色彩（例えば緑）とが指定されている（第2図A参照）。

したがって、マッピングアドレス生成部(1)においては、上記白色領域の各画素に対応してデュアルポートメモリ(2)におけるディスプレイ平面座標データ x_{1v}, y_{1v} および白の画素情報が格納されているテクスチャ平面座標データ u_v, v_v が生成され、上記ディスプレイ平面座標データ x_{1v}, y_{1v} に基づいて定まるデュアルポートメモリ(2)のデータ格納位置にテクスチャ平面座標データ u_v, v_v を格納する（第2図Bおよび第2図Bの要部を拡大して示す第2図C参照）。また、上記緑色領域の各画素に対応してディスプレイ平面座標データ

同一である。そして、图形領域R1に対応して格納されるテクスチャ平面座標データ u_{1t}, v_{1t} は全て異なる値である。

また、水平同期信号、および垂直同期信号が供給される入力制御部(3)においてテクスチャ平面座標データ u_j, v_j が生成され、データ格納指定アドレスとしてデュアルポートメモリ(4)に供給されるので、A/D変換器(5)によりデジタル化されたビデオ画像データが上記データ格納指定アドレスに基いて順次書き込まれる（第2図D参照）。但し、第2図Dに示すように、デュアルポートメモリ(4)はビデオ画像データが書き込まれる領域R3と、予め表示可能な各種の色情報が書き込まれている領域R4とが存在しており、上記領域R3の色情報のみがビデオ画像データにより変更される。

したがって、CRTコントローラ(8)からCRT(6)に対して同期信号を供給することにより图形を可視的に表示する場合には、上記同期信号に対応させてCRTコントローラ(8)からディスプレイ平

面座標データ $x[i], y[i]$ を読み出し指定アドレスとしてデュアルポートメモリ(2)に供給することにより、予め格納されているテクスチャ平面座標データ $u[j], v[j]$ を読み出して、読み出し指定アドレスとしてデュアルポートメモリ(4)に供給する。そして、読み出し指定アドレスが供給されたデュアルポートメモリ(4)からは、指定されたアドレス $u[j], v[j]$ における画素情報、即ち色データが読み出され、D/A変換器(7)によりアナログ化された状態でCRT(6)に供給されるので、第2図Eに示すように、ビデオ画像が貼付けられた状態の图形を可視的に表示することができる。

以上の説明から明らかなように、ホストプロセッサから供給される描画コマンドに基いて簡易演算等を行なうのは、マッピングアドレス生成部(1)のみであり、しかも、ビデオ画像が貼付けられる图形が変化しない場合には、1回必要な演算を行なうことにより得られたマッピングアドレスをデュアルポートメモリ(2)に格納しておいて、デュアルポートメモリ(4)にシーケンシャルアクセスによってマッピング処理を行なわせることができる。

<実施例2>

第3図はテクスチャマッピング装置の他の実施例を示すブロック図であり、第1の実施例と異なる点は、デュアルポートメモリ(4)に代えてダブルバッファメモリ(4d)を採用した点のみである。

したがって、この実施例においては、A/D変換器(5)によりデジタルデータに変換されたビデオ画像データが一方のバッファメモリ(4da)に書き込まれている間に、デュアルポートメモリ(2)から読み出されたテクスチャ平面座標データ $u[j], v[j]$ を他方のバッファメモリ(4db)に供給して該当箇所の画素情報、即ち色データを読み出し、ビデオ画像がマッピングされた状態の图形をCRT(6)により可視的に表示することができる。

<実施例3>

第4図はテクスチャマッピング装置のさらに他の実施例を示すブロック図であり、第1の実施例と異なる点は、マッピングアドレス生成部(1)においてディスプレイ平面座標データ、および曳行き

より書込まれた色データをマッピングアドレスに対応させて読み出すだけでよいから、所要時間が主として書き込み時間、および読み出し時間のみとなり、テクスチャマッピング処理を著しく高速化することができ、かなり高速で変化するビデオ画像を何ら不都合なくテクスチャ領域に貼付けることができる。

また、ビデオ画像を貼付ける图形が変化する場合、例えば、移動され、或は拡大、縮小される場合には、マッピングアドレス生成部(1)において必要な演算を行なうことにより新たなテクスチャ平面座標データを生成してデュアルポートメモリ(2)に書き込むだけでよいから、ビデオ画像を三次元動图形に貼付けることができるとともに、この場合における処理時間をも短縮することができる。

尚、以上にはビデオ画像を貼付ける場合についてのみ説明したが、カメラ等により得られる画像についても同様のテクスチャマッピング処理を行なわせることができ、また、画像が動画像であっても、或は静止画像であっても同様のテクスチ

方向の座標データ $z[i]$ をも生成し、生成されたデータが供給される隠面処理用のデブスマスク(9)からデュアルポートメモリ(2)に対してデブスマスクを供給するようにした点のみである。

したがって、この実施例の場合には、テクスチャ領域における隠面処理が行なわれていない图形データを描画すべきことを指示する描画コマンドが供給されても、デブスマスク(9)から供給されるデブスマスクにより、例えば最も前側に対応するテクスチャ平面座標データのみをデュアルポートメモリ(2)に書き込むことができる。そして、デュアルポートメモリ(2)に格納されたテクスチャ平面座標データは、隠面処理が施された状態になるので、隠面処理が施されたテクスチャ領域に対して動画像、或は静止画像の貼付けを行なうことができる。

<実施例4>

第5図はテクスチャマッピング装置のさらに他の実施例を示すブロック図であり、第3の実施例と異なる点は、入力制御部(3)、A/D変換器(5)、

デュアルポートメモリ(4)を複数個互に並列に設けた点、およびデュアルポートメモリ(2)に格納されるテクスチャ平面座標データ t （第6図参照）の上位2ビット t_u をデュアルポートメモリ選択データとした点のみである。ここでデュアルポートメモリ選択データは2ビットであるから第6図A～Dに示すように、最大で4個のデュアルポートメモリ(4)を選択させることができる。但し、選択されるデュアルポートメモリ(4)の数が増加した場合には、デュアルポートメモリ選択データのビット数を増加させればよい。

したがって、この実施例の場合には、各デュアルポートメモリ(4)に対して互に異なる動画像を格納しておいて、デュアルポートメモリ(2)に格納されているテクスチャ平面座標データ毎に、何れのデュアルポートメモリ(4)を選択すべきかを指示するビット t_u を与えておくことにより、テクスチャ領域の任意の箇所毎に互に異なる動画像を貼付けることができる。具体的には、第7図に示すように、テクスチャ領域が円柱T1および球T2か

ら構成されているとともに、円柱T1に対して自動車の画像T11を貼付け、球T2に対してハンググライダーの画像T21を貼付ける場合には、上記円柱T1および球T2が隠面処理されているので、ディスプレイ平面座標データが互に等しい画素に対しては何れかの图形に対応するテクスチャ平面座標データのみがデュアルポートメモリ(2)に格納されることになる。そして、隠面処理された各图形に対応するテクスチャ平面座標データ t をデュアルポートメモリ(2)から読み出して、上位2ビット t_u により指定されたデュアルポートメモリ(4)に対して、上位2ビット t_u を除く残余のビット t_d を読み出し指定アドレスとして供給することにより、各图形毎に任意の動画像を貼付けた状態でCRT(6)に可視的に表示することができる。

<実施例5>

第8図はテクスチャマッピング装置のさらに他の実施例を示すブロック図であり、第4の実施例と異なる点は、カラールックアップテーブルメモリ回路を設けた点、およびテクスチャ平面座標データをカラールックアップテーブルメモリ回路の空間として割当てた点のみである。

したがって、この実施例の場合には、テクスチャ平面座標データに基いてカラールックアップテーブルメモリ回路の内容を読み出すことができ、カラーインデックス方式のシェーディング処理が行なえることになる。そして、シェーディング処理が行なえる結果、動画像が貼付けられる图形の境界にエッジ表示を行なわせることもできる。

第9図は上記マッピングアドレス生成部(1)の一例を示すブロック図であり、2辺の x 、 y 、 z 値（ディスプレイ平面における3次元座標データ）、 u 、 v 値（テクスチャ平面における2次元座標データ）に対応する辺補間回路(11)(12)…(15)(21)(22)…(25)と、上記辺補間回路(11)(12)(21)(22)から出力される x 、 y 値を入力とする線分補間回路(31)と、上記辺補間回路から出力される z 、 u 、 v 値をそれぞれ入力とする線分補間回路(32)(33)(34)と、描画コマンドデータを収めるためのI/Oインターフェース(61)と、辺選択処理等を

行なうプロセッサ(62)と、メモリ(63)とから構成されている。

尚、上記各辺補間回路、線分補間回路は、それぞれ除算回路と、除算結果を累積加算する加算回路とから構成され、各補間処理を並行させて遂行することができるようしている。

また、上記プロセッサ(62)は、図示しない上位プロセッサから伝送された頂点データに基いて、辺補間動作を行なうべき2辺を選択するものであり、上記線分補間回路(31)(32)から出力される x 、 y 、 z 値データ、および上記線分補間回路(33)(34)から出力される u 、 v 値データをデュアルポートメモリ(2)に供給するようにしている。

以上の構成のマッピングアドレス生成部(1)の動作は次のとおりである。

先ず、プロセッサ(62)において、伝送されてきた複数個の頂点データに基いて、辺補間を行なうべき2辺の始点、終点に対応する頂点データを選択し、各辺毎に1対ずつの頂点データをそれぞれ辺補間回路(11)(12)(13)、辺補間回路(21)(22)

(23)に供給するとともに、テクスチャ平面における図形の、上記頂点データに対応する頂点データを選択し、各辺毎に1対ずつの頂点データをそれぞれ辺補間回路(14)(15)、辺補間回路(24)(25)に供給する。また、1対の頂点データにより定まる辺の長さに基いて辺補間を行なうべき分割数データを算出し(例えば、2頂点間のx方向ピクセル数とy方向ピクセル数とを加算した値に1を加算した数として算出し)、上記辺補間回路(11)(12)…(15)、辺補間回路(21)(22)…(25)に供給する。

次いで、上記両データが供給された各辺補間回路においては、上記辺の長さ(両頂点に対応する各値の差)を分割数データにより除算し、一方の頂点データに対して上記除算値を順次累積的に加算することにより、辺補間データを得、対応する線分補間回路に供給する。

そして、上記線分補間回路(31)においては、一对の辺補間データに基いて、線分の長さを算出するとともに、線分の長さに基いて線分補間を行なうべき分割数データを算出し(例えば、2点間の

以上の説明から明らかなように、2辺の直線補間を行なうとともに、得られた線分を直線補間することによりテクスチャ原図とディスプレイ平面における図形との対応をとっているので、ディスプレイ面上におけるマッピング領域がバタフライ面であっても、テクスチャ原図を確実に貼付けることができる。

また、上記の説明から明らかなように、テクスチャ面上においてオーバーラップさせて描画を行なう部分が発生する可能性がかなり高いのであるが、直線補間動作は1回除算を行なった後は単純に累積加算を行なわせるのみであるから、補間回路をハードウェアにより構成することにより、マトリクス変換を行なう場合と比較して、全体としての処理時間を短縮することができる。

第10図はマッピングアドレス生成部(1)の動作を説明する図であり、ディスプレイ平面における4頂点のx、y座標データが与えられた場合に(3頂点の場合にも同様に適用することができるが、詳細は省略する)、最も短い辺H1を得(例えば、

x方向ピクセル数とy方向ピクセル数とを大小比較し、大なる方のピクセル数を選択し)、上記線分の各座標軸方向の始終点の差を分割数データにより除算し、一方の端点データに対して上記除算値を順次累積的に加算することにより、線分補間データを得、デュアルポートメモリ(2)に供給する。

また、残余の線分補間回路においては、端点に対応する値の差を、上記線分補間回路(31)において算出された分割数データにより除算し、一方の端点データに対して上記除算値を順次累積的に加算することにより、線分補間データを得る。そして、線分補間回路(32)からの線分補間データをz値として、線分補間回路(33)(34)からの線分補間データをu、v値としてデュアルポートメモリ(2)に供給する。

即ち、線分補間回路(31)(32)により得られたディスプレイ平面上の各画素座標に対応させて線分補間回路(33)(34)によりテクスチャ平面座標データを得、デュアルポートメモリ(2)に対してu、v値データを書き込むことができる。

対応する2頂点同士のx座標値の差とy座標値の差とを加算した値が最も小さい辺を最も短い辺とし)、上記辺に隣合う辺H2,H3を2辺として選択する。また、テクスチャ平面においては、上記2辺に対応する2辺を選択する。

このように2辺を選択することにより、描画する画素数を少なくすることができる。さらに詳細に説明すれば、例えば、第11図Aに示すように、四角形のデータ構造を有しているながら直角二等辺三角形に近似される形状(最も長い辺が2ドット、上記辺、および上記辺から最も離れた頂点までが1ドット)を有している場合には考えれば、最も短い辺、および対向する辺とを選択した場合には、第11図Bに示すように、上記图形が2ドットの線分に分解される。逆に他の2辺を選択した場合にも、第11図Cに示すように、2ドットの線分に分解される。しかし、第11図Bの場合には、2ドットの線分の長さがL～2Lドットの範囲であり、描画ドット数が $3L^2$ となるのに対して、第11図Cの場合には、全ての線分の長さが1ドットであり、

描画ドット数が $2L^2$ となるのであり、描画ドット数を L^2 だけ減少させることができる。

上記のようにして選択された 2 辺に基いて、直線補間を行なうための分割数を決定する。

この動作は次のとおりである。

第12図 A に示すように 2 辺が選択された場合において、各辺の端点間に存在する x 方向のドット数 $\Delta x_1, \Delta x_2$ 、 y 方向のドット数 $\Delta y_1, \Delta y_2$ を算出し、各辺のドット数 ($|\Delta x_1| + |\Delta y_1| + 1$ と $|\Delta x_2| + |\Delta y_2| + 1$) を比較し、多い方のドット数を直線補間のための分割数として選択する。

上記のように分割数を選択すれば、第9図 B に示すように、長い方の辺については、辺が通過する全ての画素が分解される線分の端点になり、逆に短い方の辺については、第9図 C に示すように、辺が通過する全ての画素が、分解される 1 本以上の線分の端点になる。したがって、分解されて生ずる全ての線分は互に 1 画素以上離れることのない状態となり、マッピング欠落画素の発生を確実

線分の長さによってはドットの欠落が発生した状態になることが考えられるのであるが、可視的に表示されるのはディスプレイ平面における直線補間により得られる画素のみであるから、上記ドットの欠落が発生しても特に不都合はない。

但し、直線のような图形については、点線状に表示されるという不都合が生ずるので、このような不都合をも解消する場合には、第13図に示すように、直線補間により得られた画素を中心とする所定範囲の画素の平滑化処理を行なった後、ディスプレイ平面上に投影すればよい。

尚、この発明は上記の実施例に限定されるものではなく、第3の実施例から第5の実施例においてデュアルポートメモリに代えてダブルバッファを使用することが可能である他、多少のテクスチャマッピング処理速度の低下を許容できる場合には、マッピングアドレス格納用のメモリ、およびテクスチャデータ格納用のメモリとして上記実施例のメモリと異なる書き込み、読み出し機能を有するメモリを使用することが可能であり、さらに、大

に防止することができる。

また、テクスチャ平面における 2 辺の直線補間を行なう場合の分割数として上記分割数をそのまま使用するので、テクスチャ原図のサイズによつては分解されて生ずる全ての線分のうち少なくとも一部が、互に 2 画素以上離れる状態になる可能性があるが、最終的に可視的表示が行なわれるものはディスプレイ平面上の图形であるから、特に不都合はない。

上記のようにして対向する 2 边の直線補間を行なわれた後は、直線補間データに基いて定まる線分に対する直線補間を行なう。

この場合には、ディスプレイ平面における線分の長さに基いて分割数を算出し、この分割数に基いてディスプレイ平面上の線分、およびテクスチャ平面上の線分の直線補間を行なう。

したがって、ディスプレイ平面上における直線補間により得られる画素データは、ドットの欠落が全くない状態になる。他方、テクスチャ平面上における直線補間により得られる画素データは、

部分の処理をプロセッサにより行なわせるようにしたテクスチャアドレス生成部(1)を使用することが可能である他、C R T(6)以外の表示装置を使用することが可能であり、その他この発明の要旨を変更しない範囲内において、種々の設計変更を施すことが可能である。

<発明の効果>

以上のように第1の発明は、ディスプレイ平面座標データに対応するテクスチャ平面座標データをテクスチャアドレス格納手段に格納しておくとともに、貼付ける画素情報をテクスチャデータ格納手段に格納しておき、テクスチャアドレス格納手段から読み出されるテクスチャ平面座標データに基いてテクスチャデータ格納手段の該当アドレスにおける画素情報を読み出して直接表示することによりテクスチャマッピング処理が施された图形を可視的に表示するようにしているので、テクスチャ平面座標データを得るために演算さえ行なわれていれば、テクスチャデータ格納手段から該当する画素情報を読み出すだけでテクスチャが貼付け

られた図形を表示することができ、テクスチャマッピング処理の高速化、ひいては、動画像をテクスチャとするテクスチャマッピング処理をリアルタイムで達成することができるという特有の効果を奏する。

第2の発明は、マッピングアドレスとして区分された領域のアドレスを指定しておくだけによく、テクスチャがマッピングされる領域のみならず、テクスチャがマッピングされない領域についてもテクスチャデータ格納手段から画素情報、色情報を読み出すことによりマッピング処理が施された状態で可視的に表示することができるという特有の効果を奏する。

第3の発明は、テクスチャデータ格納手段に対する画素情報の書き込み、および読み出しをスムーズに、かつ高速に行なわせることができ、全体としてのテクスチャマッピング処理を高速化することができるという特有の効果を奏する。

第4の発明も、テクスチャデータ格納手段に対する画素情報の書き込み、および読み出しをスムーズ

る。

第8の発明は、動画映像の変化に対応させてリアルタイムのテクスチャマッピング処理を行なわせることができるという特有の効果を奏する。

第9の発明は、選択データに基いてテクスチャデータ格納手段を選択することにより、任意の少なくとも1つのテクスチャデータ格納手段に格納されている画素情報に基くテクスチャマッピングを行なうことができるという特有の効果を奏する。

第10の発明は、カラーインデックス方式のシェーディング処理をも行なわせることができるという特有の効果を奏する。

第11の発明は、テクスチャ平面座標データを得るために演算さえ行なわれていれば、テクスチャデータ格納手段から該当する画素情報を読み出すだけでテクスチャが貼付けられた図形を表示することができ、テクスチャマッピング処理の高速化、ひいては、動画像をテクスチャとするテクスチャマッピング処理をリアルタイムで達成することができるという特有の効果を奏する。

に、かつ高速に行なわせることができ、全体としてのテクスチャマッピング処理を高速化することができるという特有の効果を奏する。

第5の発明は、テクスチャアドレス格納手段に対するテクスチャ平面座標データの書き込み、および読み出しをスムーズに、かつ高速に行なわせることができ、全体としてのテクスチャマッピング処理を高速化することができるという特有の効果を奏する。

第6の発明も、テクスチャアドレス格納手段に対するテクスチャ平面座標データの書き込み、および読み出しをスムーズに、かつ高速に行なわせることができ、全体としてのテクスチャマッピング処理を高速化することができるという特有の効果を奏する。

第7の発明は、隠面処理が施された状態に対応するテクスチャマッピング処理を行なうので、マッピング処理が施される図形が複数存在する場合に何ら不自然さのないテクスチャマッピング処理を達成することができるという特有の効果を奏す

4. 図面の簡単な説明

第1図はこの発明のテクスチャマッピング装置の一実施例を示すブロック図。

第2図A～Eはテクスチャマッピング処理を説明する概略図。

第3図はテクスチャマッピング装置の他の実施例を示すブロック図。

第4図および第5図はそれぞれテクスチャマッピング装置のさらに他の実施例を示すブロック図。

第6図はテクスチャ平面座標データとデュアルポートメモリ選択データとの関係を説明する図。

第7図は第5図の実施例によるテクスチャマッピング処理を説明する概略図。

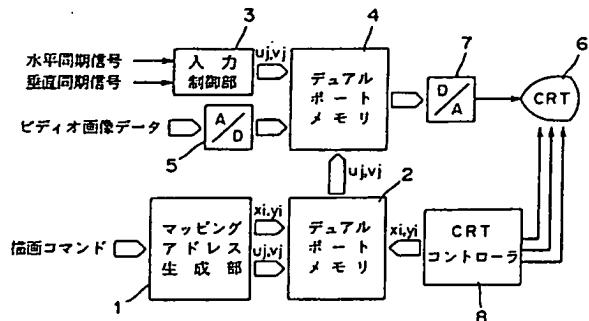
第8図はテクスチャマッピング装置のさらに他の実施例を示すブロック図。

第9図はマッピングアドレス生成部の一例を示すブロック図。

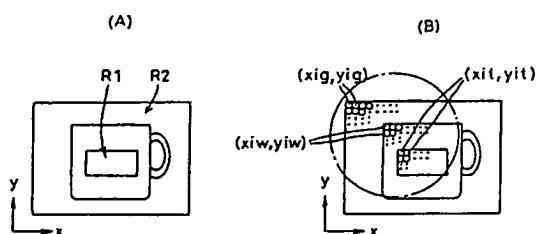
第10図から第13図はそれぞれテクスチャアドレス生成動作を説明する図。

- (1) … マッピングアドレス生成部、
- (2) … マッピングアドレス格納用のデュアルポートメモリ、
- (3) … 入力制御部、
- (4) … マッピングデータ格納用のデュアルポートメモリ、(4d)…ダブルバッファメモリ、
- (5) … CRT、(8)…CRTコントローラ、
- (9)…デブスマッピング、
- (10)…カラールックアップテーブルメモリ

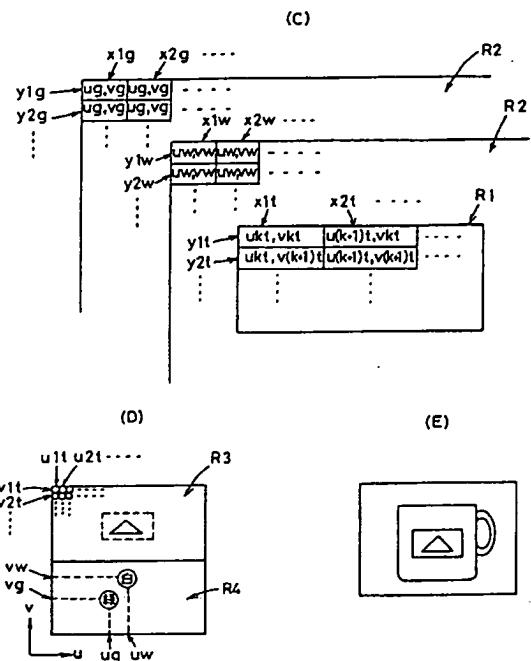
第1図



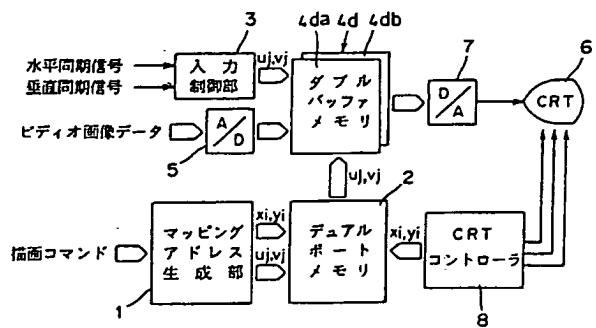
第2図-1



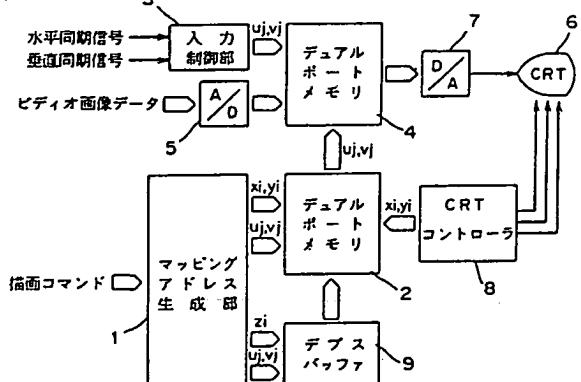
第2図-2



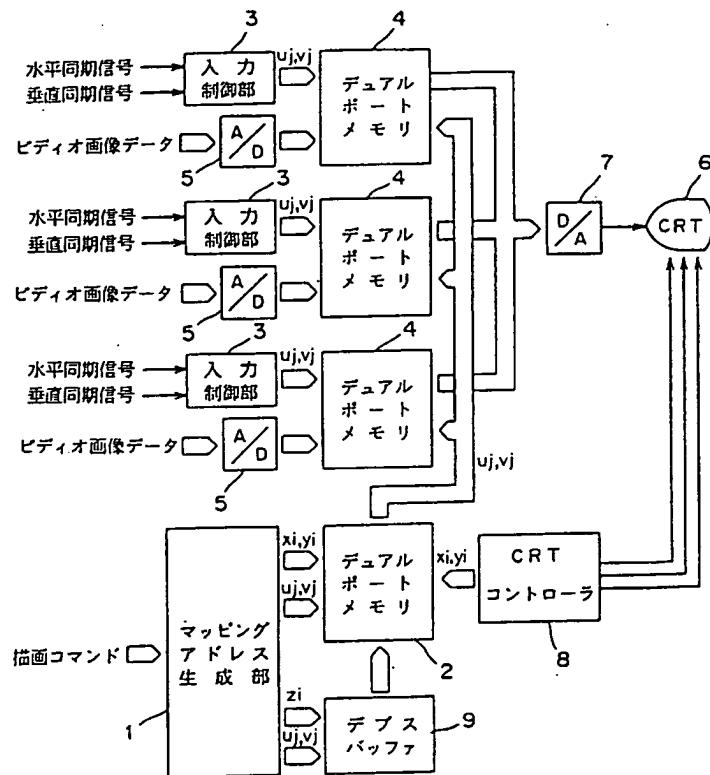
第3図



第4図



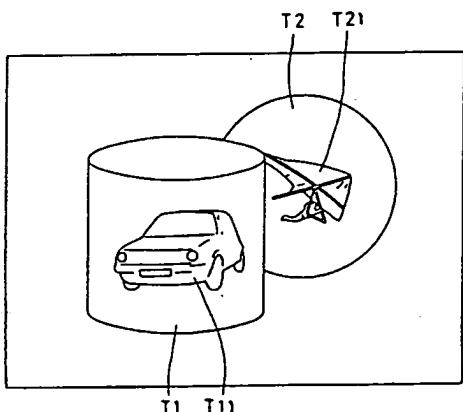
第 5 図



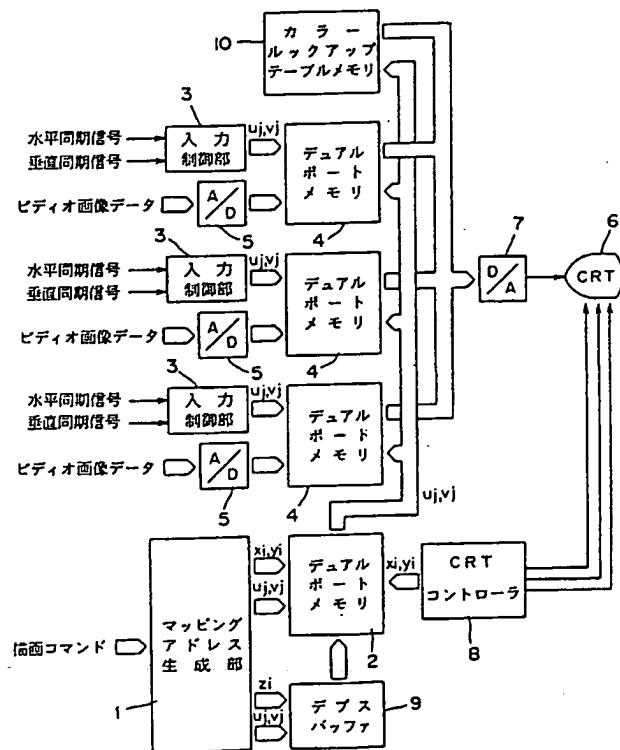
第 6 図

(A) 
 (B) 

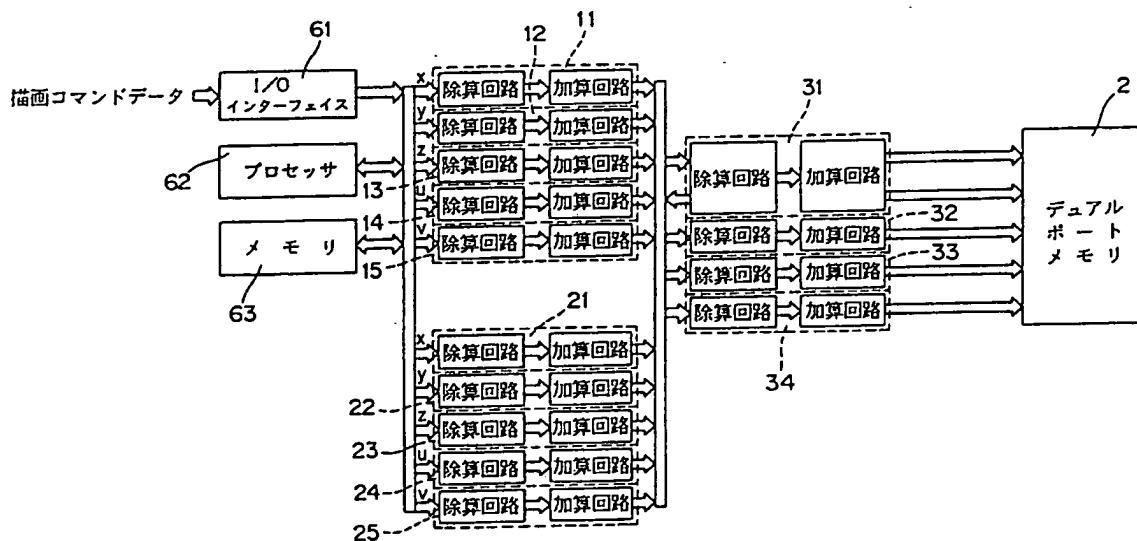
第 7 図



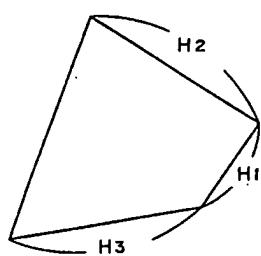
第 8 図



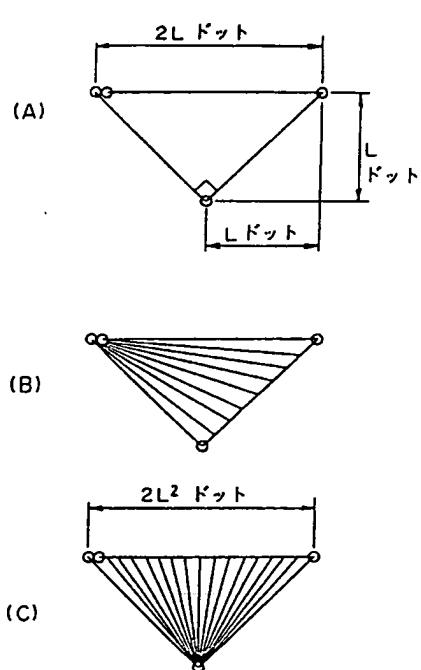
第 9 図



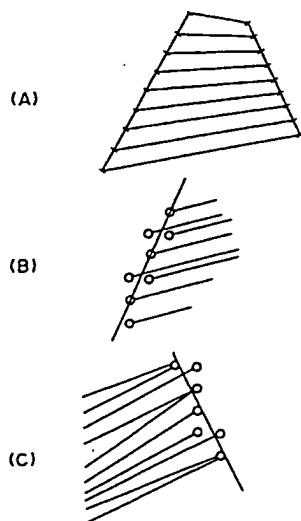
第 10 図



第 11 図



第 12 図



第 13 図

